

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

71

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    4 月 2 2 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 1 1 7 5 0 8  
Application Number:

[ST. 10/C] :                      [ J P 2 0 0 3 - 1 1 7 5 0 8 ]

出      願      人  
Applicant(s):                      松下電工株式会社  
財団法人工業技術研究院

2 0 0 3 年    8 月 1 3 日

特 許 庁 長 官  
Com. issioner,  
Japan Patent Office

今 井 康



出証番号    出証特 2 0 0 3 - 3 0 6 5 3 2 6

【書類名】 特許願

【整理番号】 03P00781

【提出日】 平成15年 4月22日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/28  
H01L 21/56

【発明の名称】 半導体装置及びその製造方法

【請求項の数】 6

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

【氏名】 福井 太郎

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

【氏名】 根本 知明

【発明者】

【住所又は居所】 台湾南投縣草屯鎮南埔里 3 鄰中正路 2 6 9 號

【氏名】 陳 凱▲其▼

【発明者】

【住所又は居所】 台湾基隆市信義區義幸里 9 鄰中興路 6 6 號 6 樓之 1

【氏名】 黄 淑禎

【発明者】

【住所又は居所】 台湾新竹市東區新莊街 1 7 7 號 5 樓

【氏名】 李 巡天

【発明者】

【住所又は居所】 台湾新竹市東區金山里 2 鄰金山北二街 1 8 號

【氏名】 李 宗銘

【特許出願人】

【識別番号】 000005832

【氏名又は名称】 松下電工株式会社

## 【特許出願人】

【識別番号】 591066063

【氏名又は名称】 財団法人工業技術研究院

## 【代理人】

【識別番号】 100087767

【弁理士】

【氏名又は名称】 西川 恵清

【電話番号】 06-6345-7777

## 【選任した代理人】

【識別番号】 100085604

【弁理士】

【氏名又は名称】 森 厚夫

## 【手数料の表示】

【予納台帳番号】 053420

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004844

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 インターポーザー上に半導体素子をフェースダウンで配置すると共にフリップチップ接合して搭載した半導体装置において、半導体素子のフリップチップ接合部と反対側の面に金属板を接着し、半導体素子のフリップチップ接合部に形成される間隙と、半導体素子のフリップチップ接合部及び金属板との接着面以外の表面と、金属板の半導体素子との接着面以外の表面とを、同一材料の封止樹脂で封止すると共に、金属板の表面の少なくとも一部を封止樹脂の表面に露出させて成ることを特徴とする半導体装置。

【請求項 2】 半導体素子に金属板を熱伝導性接着剤によって接着して成ることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 金属板として、半導体素子のフリップチップ接合部と反対側の面より面積の大きいものを用いて成ることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 4】 インターポーザー上に半導体素子をフェースダウンで配置してフリップチップ接合すると共に、半導体素子のフリップチップ接合部と反対側の面に金属板を接着し、金属板の半導体素子との接着面以外の表面の少なくとも一部を耐熱性フィルムで被覆し、このインターポーザーをトランスファー成形金型のキャビティ内にセットすると共に、最大粒径が半導体素子のフリップチップ接合部に形成される間隙の寸法の  $1/2$  以下のフィラーを配合した封止材料を減圧状態のキャビティ内に注入することによって、半導体素子のフリップチップ接合部の間隙と、半導体素子のフリップチップ接合部及び金属板との接着面以外の表面と、金属板の半導体素子との接着面及び耐熱性フィルムで被覆した部分以外の表面とを、樹脂封止することを特徴とする半導体装置の製造方法。

【請求項 5】 封止材料を注入する際のキャビティ内の減圧度を  $2.7 \text{ hPa}$  以下に設定することを特徴とする請求項 4 に記載の半導体装置の製造方法。

【請求項 6】 トランスファー成形温度を、半導体素子をインターポーザーにフリップチップ接合するバンプの金属の融点より  $5^\circ\text{C}$  以上低い温度に設定する

ことを特徴とする請求項 4 又は 5 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、インターポザーに半導体素子をフリップチップ実装すると共に封止して形成される半導体装置及びその製造方法に関するものである。

【0 0 0 2】

【従来の技術】

近年、半導体高集積化の進展に伴い、半導体装置の I / O 数が飛躍的に増加する傾向にある。しかし、従来のリードフレームを使用した S O P (Small Outline Package) や Q F P (Quad Flat Package) ではこれに対応できないので、P B G A (Plastic Ball Grid Array) 等の半導体装置が開発され、チップセットやプロセッサ等で使用されている。図 7 (a) は P B G A の一例を示すものであり、インターポザー 1 に半導体素子 2 を搭載し、半導体素子 2 の電極とインターポザー 1 の端子とを金線やアルミニウム細線などのワイヤ 1 0 で接続すると共に、ワイヤ 1 0 を含めて半導体素子 2 を封止樹脂 3 で封止するようにしてある。そしてインターポザー 1 の半導体素子 2 を搭載した面と反対側の面には外部接続用の半田ボール 1 1 が設けてある。

【0 0 0 3】

一方、一部のゲートアレイ、グラフィック等の分野では、ハイパワー化に対応するため、銅等の金属板 4 を使用して熱放散性を高めるようにした、図 7 (b) のような T E B G A (Thermal Enhanced Ball Grid Array) 等のパッケージが使用されている。図 7 (b) のものは、インターポザー 1 に素子搭載用開口部 2 4 を形成すると共にインターポザー 1 の片面に放熱用の金属板 4 を接着し、素子搭載用開口部 2 4 に半導体素子 2 を搭載すると共に半導体素子 2 の電極とインターポザー 1 の端子とをワイヤ 1 0 で接続し、ワイヤ 1 0 を含めて半導体素子 2 を封止樹脂 3 で封止するようにしてある。

【0 0 0 4】

また最近では、外部リードとの電氣的接続間を、金線やアルミニウム細線を用

いて接続するいわゆるワイヤボンディング法に代わって、フリップチップ法が高速な信号を効率よく伝達することができるために脚光をあびており、図 7 (c) に示すような F C - B G A (Flip Chip-Ball Grid Array) と呼ばれるパッケージが、熱放散性も高いパッケージとして検討されている。

#### 【 0 0 0 5 】

しかし、図 7 (a) の P B G A は、多 I / O 用途には適してはいるものの放熱性が劣るという問題がある。

#### 【 0 0 0 6 】

また図 7 (b) の T E B G A は、放熱性の面では非常に優れたパッケージであるが、ファンインの端子配置ができず、多 I / O 化に限度がある上、パッケージ組立が複雑であるという欠点も有する。

#### 【 0 0 0 7 】

さらに図 7 (c) の F C - B G A は、多 I / O 化に適し、放熱性にも裏面にヒートスプレッダーを取り付けることにより対応可能であるが、フリップチップ接合に伴うアンダーフィルと呼ばれる封止が必要である。アンダーフィルは、半導体素子 2 に設けられた半田や金製のバンプ 6 によって形成される半導体素子 2 とインターポーザー 1 の間の微細なギャップを封止樹脂 3 a で埋めることによって、半導体素子 2 の表面を湿度から保護したり、バンプ 6 を機械的ストレスから保護する目的で行われるものである。このアンダーフィルの形成は、インターポーザー 1 と半導体素子 2 の間は  $15 \sim 100 \mu\text{m}$  程度の微細な間隙であるので、低粘度液状材料の封止材料を毛細管現象によって注入させた後、加熱硬化させることによって、半導体素子 2 とインターポーザー 1 との間隙に封止樹脂 3 a を充填させるようにして行なうのが一般的である。しかし、インターポーザー 1 と半導体素子 2 の間の微細な間隙に低粘度液状材料の封止樹脂 3 a を毛細管現象で注入させるのに時間がかかるために、アンダーフィルの生産性に問題があり、また毛細管現象という自然現象に頼るために、バンプパターンやフラックス残りなどの影響を受けて低粘度液状材料の封止樹脂 3 a の流動性が変化し、ボイドがアンダーフィルに残って信頼性低下につながるおそれがあるという問題がある。さらに半導体素子 2 は背面側が露出しているので、半導体素子 2 の露出部の端面が欠け

るおそれがあるなど、半導体装置をマウントする際のピックアップ性や、またマーキング性などに問題を有する。

#### 【0008】

また、上記のようにインターポザー 1 と半導体素子 2 の間隙に低粘度液状材料の封止樹脂 3 a でアンダーフィルを形成した後、図 7 (d) のように、半導体素子 2 の背面側にも封止樹脂 3 b をモールド成形して封止することが行なわれている。この場合には、半導体素子 2 は全面が封止樹脂 3 a, 3 b で封止されているので、ピックアップ性やマーキング性などの問題はなくなるが、アンダーフィル封止の工程とモールド封止の工程の両方が必要となって、生産性が一層低下するという問題があると共に、ボイドの問題はそのまま残っており、しかもアンダーフィルの封止樹脂 3 a とモールド封止の封止樹脂 3 b との間に界面ができるため、界面剥離が発生し易いなど、耐半田性などにおいて問題が新たに生じるおそれがある。

#### 【0009】

そこで、減圧化が可能な成形金型を用い、半導体素子 2 をフリップチップ接合したインターポザー 1 を成形金型のキャビティ内にセットし、減圧状態でキャビティ内に封止材料を注入することによって、図 7 (e) のようにインターポザー 1 と半導体素子 2 の間の間隙に封止樹脂 3 を充填すると共に半導体素子 2 の背面や側面を封止樹脂 3 で封止するようにした半導体装置が提案されている（特許文献 1 参照）。

#### 【0010】

##### 【特許文献 1】

特開平 7-74194 号公報

#### 【0011】

##### 【発明が解決しようとする課題】

特許文献 1 の発明では、減圧状態でモールド成形を行なうことによって、インターポザー 1 と半導体素子 2 の間の微細な間隙に封止樹脂 3 を充填することが可能になり、インターポザー 1 と半導体素子 2 の間隙と半導体素子 2 の背面や側面を同一の封止樹脂 3 で同時に封止することができるものである。従ってこの

ものでは封止樹脂 3 に界面が存在せず、界面剥離が発生することがなくなって、耐半田性などの信頼性を高く得ることができるものである。

#### 【0012】

しかしこの図 7 (e) のものでは、半導体素子 2 は全周が封止樹脂 3 で覆われているので、半導体素子 2 からの熱放散性が低く、半導体装置のハイパワー化への対応に問題を有するものであった。

#### 【0013】

本発明は上記の点に鑑みてなされたものであり、耐半田性などの信頼性が高く、しかも熱放散性に優れた半導体装置及びその製造方法を提供することを目的とするものである。

#### 【0014】

##### 【課題を解決するための手段】

本発明の請求項 1 に係る半導体装置は、インターポザー 1 上に半導体素子 2 をフェースダウンで配置すると共にフリップチップ接合して搭載した半導体装置において、半導体素子 2 のフリップチップ接合部と反対側の面に金属板 4 を接着し、半導体素子 2 のフリップチップ接合部に形成される間隙と、半導体素子 2 のフリップチップ接合部及び金属板 4 との接着面以外の表面と、金属板 4 の半導体素子 2 との接着面以外の表面とを、同一材料の封止樹脂 3 で封止すると共に、金属板 4 の表面の少なくとも一部を封止樹脂 3 の表面に露出させて成ることを特徴とするものである。

#### 【0015】

また請求項 2 の発明は、請求項 1 において、半導体素子 2 に金属板 4 を熱伝導性接着剤によって接着して成ることを特徴とするものである。

#### 【0016】

また請求項 3 の発明は、請求項 1 又は 2 において、金属板 4 として、半導体素子 2 のフリップチップ接合部と反対側の面より面積の大きいものを用いて成ることを特徴とするものである。

#### 【0017】

本発明の請求項 4 に係る半導体装置の製造方法は、インターポザー 1 上に半



導体素子 2 をフェースダウンで配置してフリップチップ接合すると共に、半導体素子 2 のフリップチップ接合部と反対側の面に金属板 4 を接着し、金属板 4 の半導体素子 2 との接着面以外の表面の少なくとも一部を耐熱性フィルム 5 で被覆し、このインターポザー 1 をトランスファー成形金型 7 のキャビティ 8 内にセットすると共に、最大粒径が半導体素子 2 のフリップチップ接合部に形成される間隙の寸法の  $1/2$  以下のフィラーを配合した封止材料を減圧状態のキャビティ 8 内に注入することによって、半導体素子 2 のフリップチップ接合部の間隙と、半導体素子 2 のフリップチップ接合部及び金属板 4 との接着面以外の表面と、金属板 4 の半導体素子 2 との接着面及び耐熱性フィルム 5 で被覆した部分以外の表面とを、樹脂封止することを特徴とするものである。

#### 【0018】

また請求項 5 の発明は、請求項 4 において、封止材料を注入する際のキャビティ 8 内の減圧度を  $27\text{ hPa}$  以下に設定することを特徴とするものである。

#### 【0019】

また請求項 6 の発明は、請求項 4 又は 5 において、トランスファー成形温度を、半導体素子 2 をインターポザー 1 にフリップチップ接合するバンプ 6 の金属の融点より  $5^{\circ}\text{C}$  以上低い温度に設定することを特徴とするものである。

#### 【0020】

##### 【発明の実施の形態】

以下、本発明の実施の形態を説明する。

#### 【0021】

インターポザー 1 としては、有機基板、セラミック基板、フレキシブル基板等や、これらと金属基板を組み合わせたものなどを例示することができるが、インターポザー 1 として通常使用できるものであれば、何でもよい。

#### 【0022】

また半導体素子 2 としては、シリコンベアチップなどの任意の半導体ベアチップを用いることができるものであり、その片側の回路形成面に半田や金などの金属材料でバンプ 6 が設けてある。

#### 【0023】

そして、インターポザー 1 の上に半導体素子 2 を回路形成面がインターポザー 1 の側を向くフェースダウンで配置し、半導体素子 2 をバンプ 6 でフリップチップ接合することによって、インターポザー 1 の上に搭載するようにしてある。このようにフェースダウンでフリップチップ接合した半導体素子 2 の回路形成面には、フリップチップ接合部においてバンプ 6 の厚みにほぼ相当する 0.015 ~ 0.1 mm 程度の厚みの空隙が間隙として形成される。

#### 【0024】

ここで、図 1 (a) (b) や図 2 (a) (b) (c) のように、半導体素子 2 を単体で用い、インターポザー 1 に直接、半導体素子 2 をフェースダウンでフリップチップ接合するようにすることができるが、図 3 (a) (b) のように複数の半導体素子 2 をフェースダウンでフリップチップ接合するようにするにしてもよく、図 4 (a) (b) のようにインターポザー 1 に半導体素子 2 をフェースダウンでフリップチップ接合するようにする他に、他の受動部品 12 をインターポザー 1 に搭載するようにしてもよい。さらに図 4 (c) のように半導体素子 2 を他の受動部品 13 も同時に搭載されたいわゆるモジュールとして用いるようにしてもよい。図 4 (c) の実施の形態はいわゆるスタックド CSP (Chip Scale Package) を示すものであって、インターポザー 1 の上に受動部品 13 を介して半導体素子 2 がフェースダウンでフリップチップ接合してあり、受動部品 13 を金線等のワイヤ 11 でインターポザー 1 に接続することによって、半導体素子 2 を受動部品 13 を介してインターポザー 1 に電氣的に接続するようにしてある。従って本発明では、半導体素子 2 をインターポザー 1 に直接的にフェースダウンでフリップチップ接合するようにしてもよく、あるいは半導体素子 2 を受動部品 13 などを通して間接的にフェースダウンでフリップチップ接合するようにしてもよいものであり、要するに本発明では、少なくとも一つの半導体素子 2 がフェースダウンでフリップチップ接合されることによって、インターポザー 1 に搭載されていけばよいものである。また図 1 ~ 図 4 にはすべて、インターポザー 1 の背面に外部接続用の半田ボール 11 を設けたものを示したが、インターポザー 1 の背面に形成したランドで外部接続をするようにしたものなど、他の接続形態に形成することもできる。

## 【0025】

また、半導体素子2のフリップチップ接合部と反対側の面には金属板4が接着してある。金属板4は半導体素子2のフリップチップ接合部と反対側の面より大きな面積で形成してあり、半導体素子2から外方へ張り出すようにして接合してある。この金属板4は熱放散を目的とするものであるので、熱伝導性の高いものが好ましく、例えば銅板、アルミニウム板、鉄板、ニッケル板などやその表面をメッキ処理したものを例示することができる。この金属板4は、封止樹脂3を封止成形する際の圧力に耐える必要があるため、撓みにくい強度を持つものであることが好ましく、このために金属の種類によって異なるが、一般に0.1mm～0.6mmの厚みであることが好ましい。また、金属板4と封止樹脂3との界面密着を向上させるため、表面メッキの他、表面化学処理や、ヘアライン形成等の物理的処理を金属板4の表面に施すようにしてもよい。

## 【0026】

金属板4を半導体素子2に接着する接着剤としては、半導体素子2の熱を金属板4に良好に熱伝導させるために、熱伝導率の高い熱伝導性接着剤を用いるのが好ましい。熱伝導性接着剤としては、シリコングリース、銀ペースト、半田ペーストなどを例示することができる。

## 【0027】

そして本発明において、半導体素子2のフリップチップ接合部に形成される間隙と、半導体素子2のフリップチップ接合部及び金属板4との接着面以外の表面（すなわち具体的には半導体素子2の側面）と、金属板4の半導体素子2との接着面以外の表面（すなわちインターポーザー1の側を向く面と、その反対側の面と、四周の端面）とを、同一材料の封止樹脂3で封止し、さらに金属板4の少なくとも一部を封止樹脂3の表面に露出させることによって、図1～図4に示すような半導体装置Aを作製するようにしてある。

## 【0028】

このように本発明に係る半導体装置Aは、同一の封止樹脂3で封止されており、封止樹脂3内には界面が存在しないものであり、従って封止樹脂3に界面剥離が発生することがなくなり、耐半田性などの信頼性を高く得ることができるもの

である。しかも半導体素子 2 から発熱した熱は金属板 4 に伝熱され、金属板 4 の広い面積から封止樹脂 3 を通してその表面から放散されると共にさらに金属板 4 の露出する表面から直接放散されるものであり、半導体素子 2 からの発熱を熱放散性高く放熱することができ、半導体装置のハイパワー化に容易に対応することができるものである。

#### 【0029】

ここで、図 1 に示す半導体装置 A は一つの半導体素子 2 に一枚の金属板 4 を接着するようにした例を示すものであり、図 1 (a) の実施の形態では、封止樹脂 3 の上面と金属板 4 の上面を同じ大きさに形成し、金属板 4 の上面の全面を露出させてある。図 1 (b) (c) の実施の形態では、封止樹脂 3 の上面より金属板 4 の上面の面積を小さく形成し、金属板 4 の上面の全面を露出させてある。また図 2 に示す半導体装置 A は一つの半導体素子 2 に一枚の金属板 4 を接着するようにした例を示すものであり、図 2 (a) の実施の形態では、金属板 4 の周縁部を封止樹脂 3 に埋入させて、周縁部以外の金属板 4 の上面を露出させてある。図 2 (b) の実施の形態では、金属板 4 の周縁部を下方へ斜めに屈曲させて封止樹脂 3 に埋入させ、周縁部以外の金属板 4 の上面を露出させてある。図 2 (c) の実施の形態では、金属板 4 の周縁部を上方へ斜めに屈曲させ、金属板 4 の上面の全面を露出させてある。

#### 【0030】

また図 3 に示す半導体装置 A は、インターポザー 1 に搭載した複数の半導体素子 2 に跨がるように金属板 4 を接着することによって、金属板 4 を複数の半導体素子 2 に対して共通化するようにした例を示すものである。図 3 (a) の実施の形態では、金属板 4 の上面の全面を露出させてあり、図 3 (b) の実施の形態では、金属板 4 の周縁部を封止樹脂 3 に埋入させて、周縁部以外の金属板 4 の上面を露出させてある。

#### 【0031】

また図 4 に示す半導体装置 A は、半導体素子 2 に金属板 4 を接着すると共に金属板 4 から張り出した張り出し部 22 で受動部品 12 を覆い、受動部品 12 の発熱を張り出し部 22 から放熱するようにした例を示すものである。図 4 (a) の

実施の形態では、金属板 4 の上面の全面を露出させてあり、図 4 (b) の実施の形態では、金属板 4 の周縁部を封止樹脂 3 に埋入させて、周縁部以外の金属板 4 の上面を露出させてある。さらに図 4 (c) に示す半導体装置 A では、インターポザー 1 に受動部品 13 を介して搭載した半導体素子 2 の上面に金属板 4 を接着し、金属板 4 の上面の全面を露出させてある。

#### 【0032】

次に、半導体素子 2 を封止成形する方法について説明する。図 6 はトランスファー成形金型 7 を示すものであり、上下一対の型板 15, 16 から形成してある。上型板 15 の下面と下型板 16 の上面にはそれぞれキャビティ 8 を形成する凹部が設けてあり、このキャビティ 8 にゲート 17 を介してランナー 18 が接続してある。またキャビティ 8 のゲート 17 と反対側には真空ポンプ (図示省略) に連結される吸引路 19 が接続してある。さらに、これらのキャビティ 8、ランナー 18、吸引路 19 を囲むように型板 15, 16 の間にパッキン 20 を設け、成形金型 7 の型板 15, 16 を型締めしたときにキャビティ 8 からの空気漏れがパッキン 20 で防止できるようにしてある。

#### 【0033】

そしてまず、半導体素子 2 をフェースダウンで配置すると共にバンプ 6 でフリップチップ接合してインターポザー 1 の上に半導体素子 2 を搭載し、さらに半導体素子 2 の上面に金属板 4 を接着する。このとき、金属板 4 の露出させようとする面には耐熱性フィルム 5 を貼っておくことが好ましい。耐熱性フィルム 5 はトランスファー成形温度に耐える耐熱性を有することが必要であり、例えばポリイミドフィルムやフッ素樹脂系フィルムを用いることができる。また耐熱性フィルム 5 として 25 ~ 75  $\mu$ m 程度の厚みのものを用いると、耐熱性フィルム 5 にクッション性を与えることができる。耐熱性フィルム 5 としてより大きなクッション性を有するものを用いる場合には、デュポン社製「バイトン」等のゴム素材のフィルムを使用することもできる。

#### 【0034】

次に、成形金型 7 を開いて、搭載した半導体素子 2 が上になるようにインターポザー 1 を下型板 16 のキャビティ 8 にセットした後、下型板 16 の上に上型

板 15 を閉じる。このように型締めをしたときに、金属板 4 の上面に貼った耐熱性フィルム 5 がキャビティ 8 の内面に当接するようにしてある。そして、上下の型板 15, 16 間がパッキン 20 で密閉され、且つ上下の型板 15, 16 のクランプが行なわれない状態で、真空ポンプを作動させて吸引路 19 を通してキャビティ 8 内の脱気を行なうと同時に、成形金型 7 のポット（図示省略）に封止材料のタブレットを投入してポット内の空気漏れを防ぎ、1～5 秒保持して真空度を高めた後、上下の型板 15, 16 をクランプし、ポットのプランジャ（図示省略）を作動させて、ランナー 18 からゲート 17 を介して溶融した封止材料を上型板 15 のキャビティ 8 内に注入する。

#### 【0035】

上記のようにキャビティ 8 内を減圧状態にして、封止材料を上型板 15 のキャビティ 8 内に注入すると、封止材料は半導体素子 2 のフリップチップ接合部に形成される間隙に流入すると共に、半導体素子 2 の側周面や金属板 4 の下面側に流入し、半導体素子 2 のフリップチップ接合部の間隙に封止樹脂 3 を充填してアンダーフィル封止すると同時に、同じ封止樹脂 3 で半導体素子 2 の側面や金属板 4 の下面などをモールド封止することができるものであり、界面のない封止樹脂 3 で封止した既述の図 1～図 4 のような半導体装置 A を作製することができるものである。

#### 【0036】

このとき、キャビティ 8 内は減圧されているため、半導体素子 2 のフリップチップ接合部の微小な間隙に、空気溜りなどが生じることなく封止材料を良好に流入させることができ、充填不良が発生することなく、短時間で封止材料を充填して封止樹脂 3 による封止を行なうことができるものである。このように半導体素子 2 のフリップチップ接合部の極小な隙間に封止材料を充填して封止成形する場合、通常の常圧でのトランスファー封止成形では未充填となり、半導体素子 2 のフリップチップ接合部の間隙に封止成形することは不可能である。従って本発明では減圧状態でトランスファー封止成形を行なうものであり、キャビティ 5 内の減圧度を 27 hPa（20 Torr）以下に設定するのが好ましく、より好ましくは 13 hPa（10 Torr）以下に設定するのがよい。キャビティ 5 内の減

圧度は低いほど好ましく、0 Pa であることが理想的である。

### 【0037】

また、成形金型 7 を型締めしたときに、金属板 4 の上面にキャビティ 8 の内面を密着させることによって、この密着させた部分には封止材料が侵入しないので、この部分において金属板 4 に封止樹脂 3 で覆われないで露出させる部分を形成することができるのであるが、成形金型 7 の型締め圧が金属板 4 に強く作用していないと。密着させた部分に封止材料が侵入することを防ぐのは難しく、バリが発生するおそれがある。このようなバリを発生させないようにするには、成形金型 7 の型締め圧を金属板 4 に強く作用させる必要があり、このときには半導体素子 2 に強い圧力が作用し、半導体素子 2 を破損してしまうおそれがある。そのため本発明では、金属板 4 の露出させる部分を耐熱性フィルム 5 で被覆し、封止成形を行なった後に、耐熱性フィルム 5 を剥がすことによって、バリによって覆われることなく金属板 4 を露出させることができるものである。このとき、耐熱性フィルム 5 がクッション性を有していると、成形金型 7 を型締めしたときにキャビティ 8 の内面に耐熱性フィルム 5 を弾性的に密着させることができ、成形金型 7 の型締め圧が金属板 4 に作用することを防いで、半導体素子 2 が破損されることを確実に防止することができるものである。金属板 4 の上面に耐熱性フィルム 5 を貼り付けるにあたって、金属板 4 の上面の全面に耐熱性フィルムを 5 を貼り付けることによって、図 1 (a) (b) (c)、図 2 (c)、図 3 (a)、図 4 (a) (c) の半導体装置 A を得ることができ、金属板 4 の上面に部分的に耐熱性フィルムを 5 を貼り付けることによって、図 2 (a) (b)、図 3 (b)、図 4 (b) の半導体装置 A を得ることができる。

### 【0038】

ここで、封止材料としては、トランスファー成形による半導体封止に適用可能なものを用いることができるものであり、例えばエポキシ樹脂組成物、シリコン樹脂組成物、不飽和ポリエステル樹脂組成物などを使用することができる。封止材料には一般にシリカなどのフィラーを配合したものが使用されるが、このフィラーとしては、最大粒径が半導体素子 2 のフリップチップ接合部の間隙寸法 L の  $1/2$  以下であるものを用いるのが好ましい。フィラーの最大粒径が半導体素

子2のフリップチップ接合部の間隙寸法Lの $1/2$ を超えるものであると、半導体素子2のフリップチップ接合部の微小な間隙に封止材料が流入し難くなって、未充填が生じて封止樹脂3による封止不良が発生するおそれがあり、またこの微小間隙に封止材料が侵入する際に半導体素子2の表面にフィラーが摩擦して傷付き、信頼性が低下するおそれがある。このため、封止材料に配合されるフィラーとして、最大粒径が半導体素子2のフリップチップ接合部の間隙寸法Lの $1/2$ 以下であるものを用いるのが好ましいのである。フィラーの最大粒径の下限値は特に設定されないが、微細過ぎると粘度上昇を起こし、封止成形の際の流動性が悪くなって充填不足を起こすおそれがあるので、フィラーの最大粒径は $1\mu\text{m}$ 程度以上であることが好ましい。

#### 【0039】

また、上記のようにトランスファー封止成形を行なうにあたって、成形温度すなわち成形金型7の温度は、半導体素子2に設けたバンプ6を構成する金属の融点から $5^{\circ}\text{C}$ 低い温度（融点 $-5^{\circ}\text{C}$ ）よりも低い温度であることが好ましく、融点から $10^{\circ}\text{C}$ 低い温度よりも低い温度であることがより好ましい。成形温度がこの温度を超えて高いと、インターポーザー1に半導体素子2をフリップチップ接合しているバンプ6の封止成形時の強度が弱くなり、トランスファー成形の際の溶解封止材料の注入圧力に対してフリップチップ接合が外れ、半導体素子2の脱落やフリップチップ接合不良などのトラブルを生じ易くなるものである。成形温度の下限は特に設定されるものではないが、封止材料を硬化させる温度よりも高い温度である必要はある。

#### 【0040】

図5は本発明の他の実施の形態を示すものであり、図5（a）のようにインターポーザー1の上に複数の半導体素子2をマトリクスアレイ状に配置し、各半導体素子2をフェースダウンでフリップチップ接合して搭載してある。またこの複数の各半導体素子2の上にそれぞれ金属板4を接着してある。そしてこの複数の半導体素子2を搭載したインターポーザー1に上記と同様にして封止材料を成形して硬化させることによって図5（a）のように、各半導体素子2を封止樹脂3で一括して封止する。このように各半導体素子2を封止樹脂3で封止した後、隣



り合う半導体素子 2 の間の箇所でインターポザー 1 と封止樹脂 3 をダイシング工程で切断し（切断箇所を図 5（a）に鎖線で示す）、各半導体素子 2 を搭載した部分を分割して個片化することによって、図 5（b）のような半導体装置 A を得ることができるものである。

#### 【0041】

##### 【実施例】

次に、本発明を実施例によって具体的に説明する。

#### 【0042】

##### （実施例 1）

0.25mmピッチで800個の共晶半田バンプ（融点183℃）をアレイ状に設けた、8mm×8mm×厚さ0.3mmの半導体素子を用いた。またインターポザーとして35mm×35mm×厚さ0.4mmのFR-5タイプのエポキシ樹脂プリント配線板を用いた。この半導体素子の表面には電流を流すことによって均一に発熱するようにアルミニウム配線が施してある。そしてこのインターポザーの上面に半導体素子をフリップチップ接合し、ダウンフェースで搭載した。このとき半導体素子とインターポザーの間のフリップチップ接合部の間隙寸法は55～75μmであった。また、半導体素子の上面に、直径22mmφ×厚さ0.2mmの銅板からなる金属板を熱伝導性接着剤（銀系ダイボンディングペースト）で接着した。この金属板の上面にはニッケルめっきを施した上に、中央において直径20mmφ×厚み50μmのPFA（Perfluoroalkoxy resin）フィルムからなる耐熱性フィルムを貼り付けた。また金属板の下面には接着性を高めるためのヘアライン処理が施してある。

#### 【0043】

次に、この金属板を接着した半導体素子を搭載したインターポザーを真空成形機構を有するトランスファー成形機の成形金型にセットし、そしてキャビティ内を減圧度約1.3hPa（約1Torr）で減圧し、封止材料を6.9MPa（70kgf/cm<sup>2</sup>）の成形圧、160℃の成形温度で2分間トランスファー成形した。この封止材料としては、松下電工株式会社製エポキシ樹脂封止材料「CV8700F2」（フィラーとして熔融シリカ85質量%含有（最大粒径21

$\mu\text{m}$ 、平均粒径  $5\mu\text{m}$ )) を使用し、封止厚み  $0.6\text{mm}$ 、封止範囲  $27\text{mm} \times 27\text{mm}$  で封止した。そして  $175^\circ\text{C}$  で 4 時間アフターキュアすることによって、図 2 (a) の構造の半導体装置を得た。

#### 【0044】

(実施例 2、実施例 3)

キャビティの減圧度を表 1 のように設定して、トランスファー成形を行なうようにした他は、実施例 1 と同様にして、図 2 (a) の構造の半導体装置を得た。

#### 【0045】

(実施例 4、実施例 5)

成形温度を表 1 のように設定して、トランスファー成形を行なうようにした他は、実施例 1 と同様にして、図 2 (a) の構造の半導体装置を得た。

#### 【0046】

(実施例 6)

耐熱性フィルムとして、厚さ  $50\mu\text{m}$  のポリイミドフィルム (東レ・デュポン社製「カプトン」) で形成したものをを用いるようにした他は、実施例 1 と同様にして、図 2 (a) の構造の半導体装置を得た。

#### 【0047】

(実施例 7)

金属板として、直径  $22\text{mm} \phi \times$  厚さ  $0.2\text{mm}$  のアルミニウム板を用いるようにした他は、実施例 1 と同様にして、図 2 (a) の構造の半導体装置を得た。

#### 【0048】

(実施例 8)

耐熱性フィルムとして、厚み  $30\mu\text{m}$  の PFA フィルムを用い、金属板の上面の全面を耐熱性フィルムで被覆すると共に成形金型の上型板のキャビティの全面を覆うように耐熱性フィルムを配置するようにした他は、実施例 1 と同様にして、図 1 (b) の構造の半導体装置を得た。

#### 【0049】

(比較例 1)

実施例 1 と同様にしてインターポーザーに半導体素子を搭載した。そして、浸

入型アンダーフィル封止材料（松下電工株式会社製「CV5183F」）を各半導体素子のフリップチップ接合部の間隙に注入し、100℃、1時間の条件で硬化させることによって、図7（c）の構成の半導体装置を得た。

#### 【0050】

（比較例2）

キャビティの減圧を行なわないで、トランスファー成形を行なうようにした他は、実施例1と同様にして、図2（a）の構造の半導体装置を得た。

#### 【0051】

（比較例3、4）

最大粒径が表1のように大きいフィラーを配合した封止材料を用いて、トランスファー成形を行なうようにした他は、実施例1と同様にして、図2（a）の構造の半導体装置を得た。

#### 【0052】

（比較例5）

耐熱性フィルムを用いないで、トランスファー成形を行なうようにした他は、実施例1と同様にして、図1（b）の構造の半導体装置を得た。

#### 【0053】

（比較例5）

耐熱性フィルムを用いないで、且つ、封止厚み0.55mmで、トランスファー成形を行なうようにした他は、実施例1と同様にして、図1（b）の構造の半導体装置を得た。

#### 【0054】

【表 1】

	実施例1, 6-8 比較例1, 5, 6	実施例 2	実施例 3	実施例 4	実施例 5	比較例 2	比較例 3	比較例 4
成形温度	1 7 0℃	←	←	1 6 0℃	1 8 0℃	1 7 0℃	←	←
減圧度	1. 3hPa (1Torr)	20hPa (15Torr)	107hPa (80Torr)	1. 3hPa (1Torr)	←	常圧	1. 3hPa (1Torr)	←
フィラー種類 (シリカ)	A	←	←	←	←	←	B	C

フィラーA：平均粒径 5  $\mu\text{m}$ 、最大粒径 2 1  $\mu\text{m}$

フィラーB：平均粒径 1 3  $\mu\text{m}$ 、最大粒径 4 0  $\mu\text{m}$

フィラーC：平均粒径 1 3  $\mu\text{m}$ 、最大粒径 7 4  $\mu\text{m}$

## 【0 0 5 5】

上記の実施例 1 ～ 8 及び比較例 1 ～ 6 で得た半導体装置について、金属板の表面のバリ、アンダーフィル部充填性、耐半田性、温度サイクル信頼性、P C T 信頼性を測定した。

## 【0 0 5 6】

ここで、金属板の表面のバリは、金属板の露出面のバリの有無を目視観察し、バリがある場合はその最大寸法を測定して評価した。またアンダーフィル部充填性は、トランスポンダーを剥がして、半導体素子の接合側の面積に対して封止材が充填されている面積割合を目視で測定し、充填率として算出して評価した。耐半田性は試料数 1 1 個で試験を行ない、J E D E C (Joint Electron Device Engineering Council) が定めるレベル 2 をクリアするとき「◎」、レベル 3 をクリアするとき「○」、レベル 3 をクリアできないとき「×」と評価した。温度サイクル信頼性は、 $-65^{\circ}\text{C}$  で 1 5 分間、室温で 5 分間、 $150^{\circ}\text{C}$  で 1 5 分間を 1 サイクルとして、1 1 個の試料について寒熱サイクル試験を 2 0 0 0 サイクル行ない、不良発生までのサイクル回数をカウントして評価した。P C T 信頼性は、 $121^{\circ}\text{C}$ 、2 気圧でプレッシャクッカーテストを行ない、不良発生までの時間を測定して評価した。これらの結果を表 2 に示す。

## 【0 0 5 7】

【表 2】

	実施例 1	実施例 2	実施例 3	実施例 4	実施例 5	実施例 6	実施例 7	実施例 8
金属板の露出面のバリ	なし	なし	なし	なし	なし	なし	なし	なし
アンダーフィル部充填性	100%	99%	97%	100%	100%	100%	100%	100%
耐半田性	◎	○	○	◎	◎	◎	◎	◎
温度サイクル信頼性	2000サイクル	2000サイクル	2000サイクル	2000サイクル	2000サイクル	2000サイクル	2000サイクル	2000サイクル
PCT信頼性	>500時間	>500時間	>500時間	>500時間	>500時間	>500時間	>500時間	>500時間
その他					* 1			

\* 1: 成形総数 32 パッケージ中、1 パッケージで半導体素子ずれ発生/残りの良品で評価実施

	比較例 1	比較例 2	比較例 3	比較例 4	比較例 5	比較例 6
金属板の露出面のバリ	—	なし	なし	なし	最大 2mm	なし
アンダーフィル部充填性	100%	15%	40%	30%	100%	100%
耐半田性	○	×	×	×	◎	—
温度サイクル信頼性	500サイクル	—	—	—	2000サイクル	—
PCT信頼性	168時間	—	—	—	>500時間	—
その他						* 2

\* 2: 半導体素子にクラック発生

## 【0058】

表 2 にみられるように、各実施例のものは、金属板の表面のバリ、アンダーフィル部充填性、耐半田性、温度サイクル信頼性、PCT 信頼性のそれぞれについて、優れるものであった。

## 【0059】

## 【発明の効果】

上記のように本発明の請求項 1 に係る半導体装置によれば、半導体素子を界面のない封止樹脂で封止することができ、耐半田性などの信頼性を高く得ることができるものである。また半導体素子の発熱は金属板に伝熱され、金属板から封止樹脂を通して放散されると共に、金属板の露出する表面から放散されるものであり、半導体素子からの発熱を熱放散性高く放熱することができるものである。

## 【0060】

また請求項 2 の発明によって、半導体素子の発熱を熱伝導性接着剤を介して金属板に効率高く伝熱することができ、半導体素子の発熱の放散性能を高めることができるものである。

## 【0061】

また請求項 3 の発明によって、半導体素子の発熱を広い面積の金属板から放散

させることができ、半導体素子の発熱の放散性能を高めることができるものである。

#### 【0062】

本発明の請求項4に係る半導体装置の製造方法によれば、半導体素子のフリップチップ接合部の微小な間隙に未充填なく封止材料を充填して封止樹脂で封止することができ、半導体素子を界面のない封止樹脂で封止することができるものである。また、封止成形を行なった後に、耐熱性フィルムを剥がすことによって、バリによって覆われることなく金属板を露出させた半導体装置を得ることができるものである。

#### 【0063】

また請求項5の発明によって、半導体素子のフリップチップ接合部の微小な間隙に、未充填なく封止材料を充填して成形することができるものである。

#### 【0064】

また請求項6の発明によって、フリップチップ接合しているバンプの強度を低下させないで成形を行なうことができ、トランスファー成形時の溶融封止材料の注入圧力でフリップチップ接合が外れるようなことを防止することができるものである。

#### 【図面の簡単な説明】

##### 【図1】

本発明の実施の形態を示すものであり、(a)、(b)はそれぞれ断面図、(c)は斜視図である。

##### 【図2】

本発明の実施の形態を示すものであり、(a)、(b)、(c)はそれぞれ断面図である。

##### 【図3】

本発明の実施の形態を示すものであり、(a)、(b)はそれぞれ断面図である。

##### 【図4】

本発明の実施の形態を示すものであり、(a)、(b)、(c)はそれぞれ断

面図である。

【図 5】

本発明の実施の形態を示すものであり、(a)、(b) はそれぞれ断面図である。

【図 6】

トランスファー成形を示す断面図である。

【図 7】

従来例を示すものであり、(a) 乃至 (e) はそれぞれ断面図である。

【符号の説明】

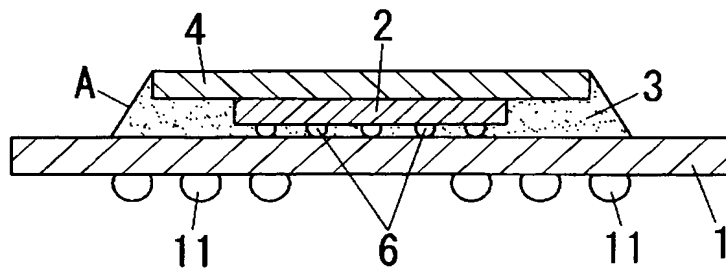
- 1 インターポーザー
- 2 半導体素子
- 3 封止樹脂
- 4 金属板
- 5 耐熱性フィルム
- 6 バンプ
- 7 トランスファー成形金型
- 8 キャビティ

【書類名】 図面

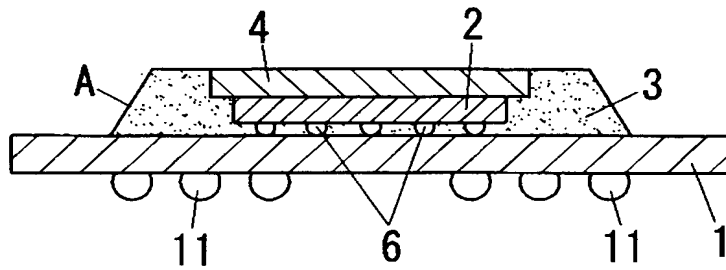
【図 1】

- 1 インターポザー
- 2 半導体素子
- 3 封止樹脂
- 4 金属板
- 6 バンプ

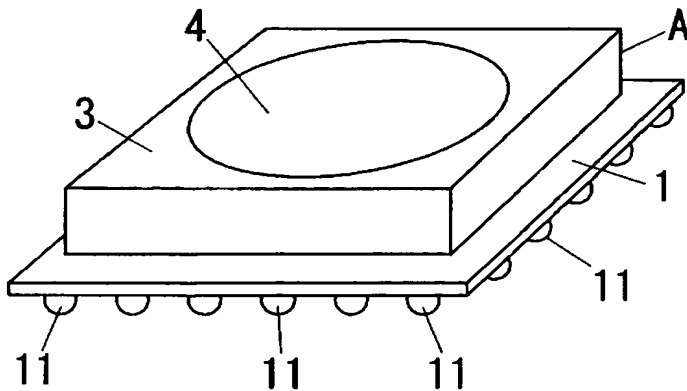
(a)



(b)



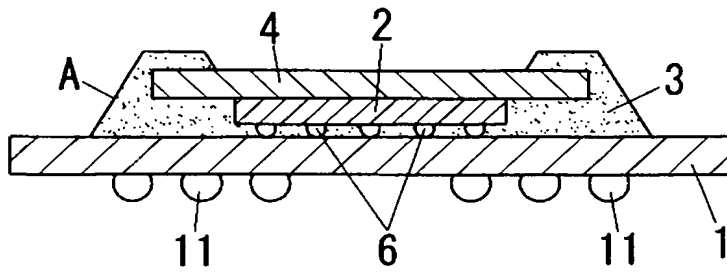
(c)



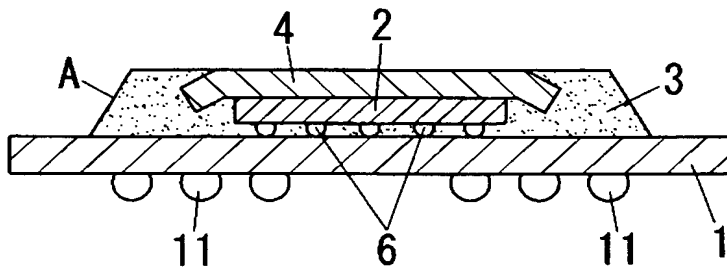


【図 2】

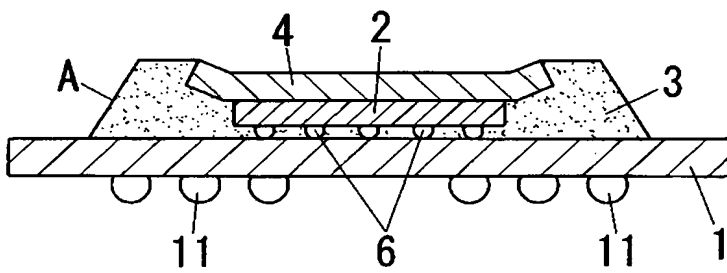
(a)



(b)

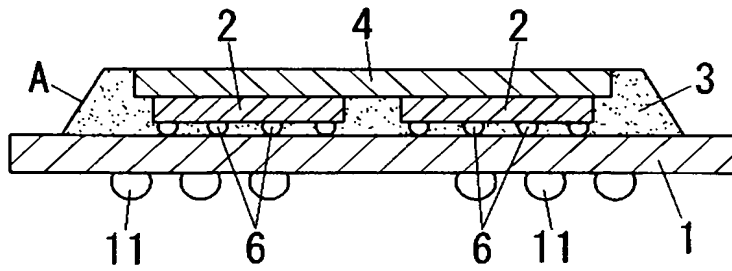


(c)

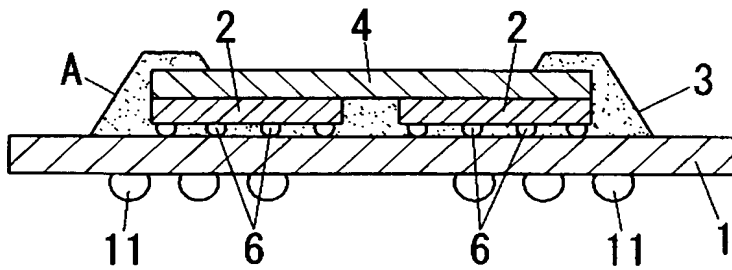


【図 3】

(a)



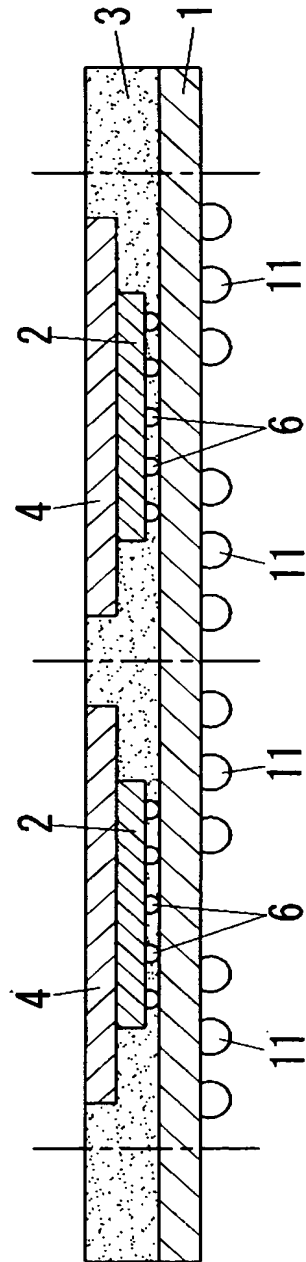
(b)



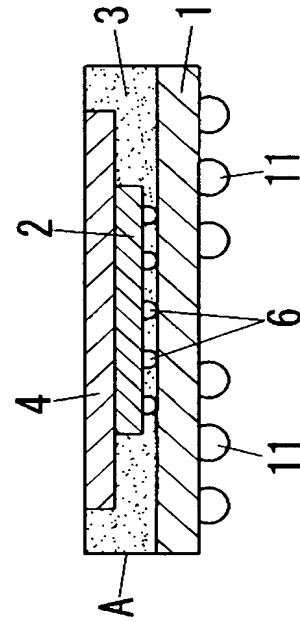


【図 5】

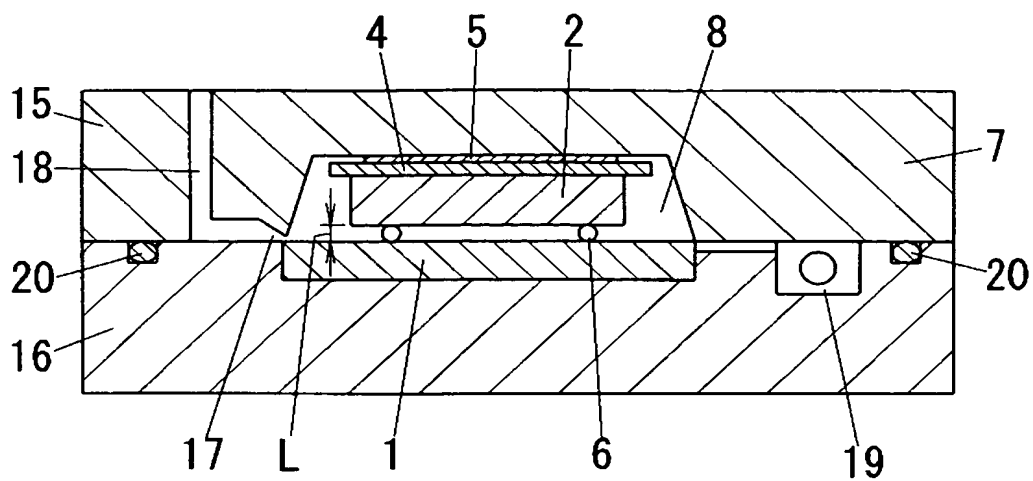
(a)



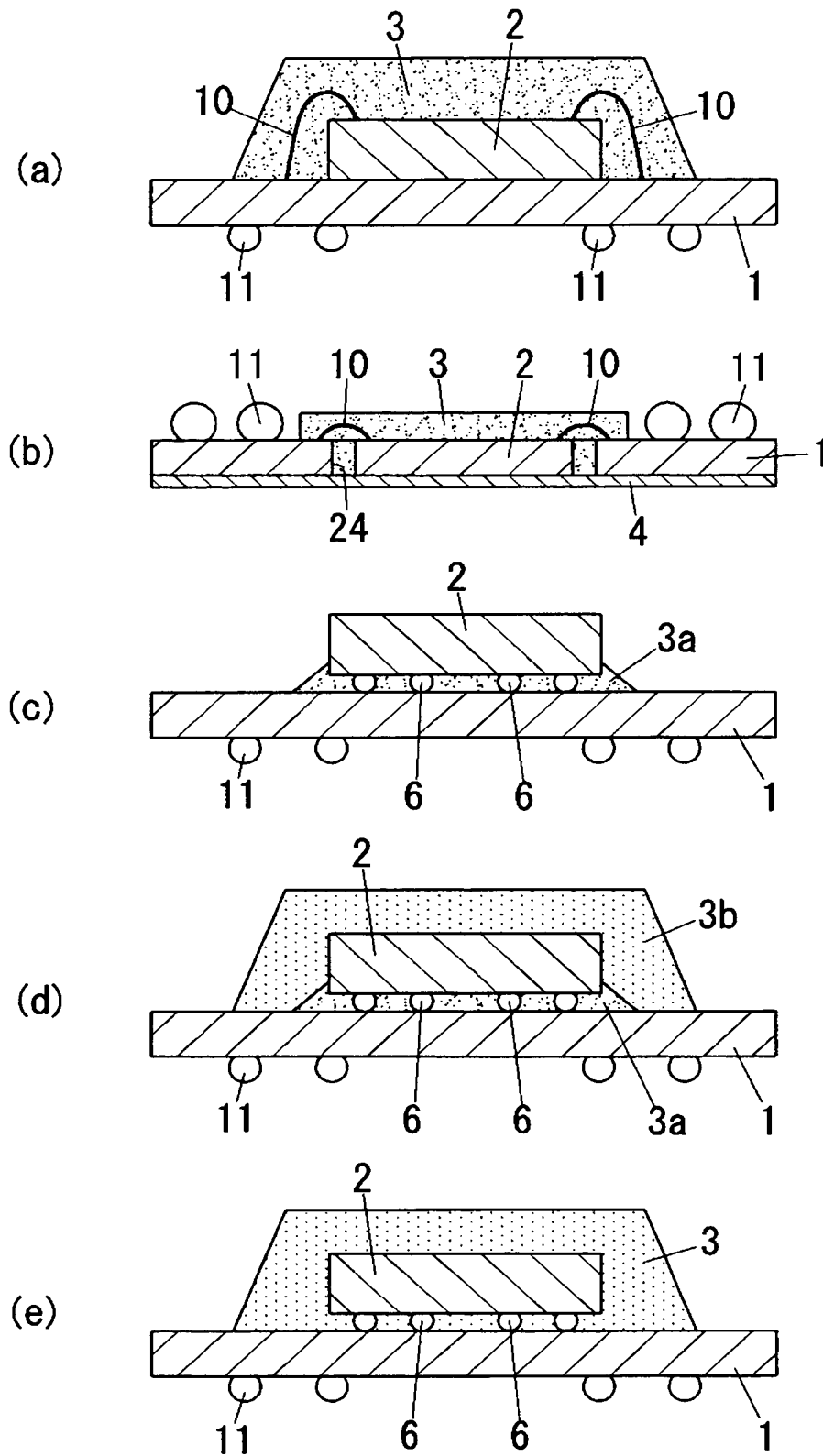
(b)



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 耐半田性などの信頼性が高く、しかも熱放散性に優れた半導体装置を提供する。

【解決手段】 インターポーザー 1 上に半導体素子 2 をフェースダウンで配置すると共にフリップチップ接合して搭載した半導体装置に関する。半導体素子 2 のフリップチップ接合部と反対側の面に金属板 4 を接着する。半導体素子 2 のフリップチップ接合部に形成される間隙と、半導体素子 2 のフリップチップ接合部及び金属板 3 との接着面以外の表面と、金属板 4 の半導体素子 2 との接着面以外の表面とを、同一材料の封止樹脂 3 で封止すると共に、金属板 4 の表面の少なくとも一部を封止樹脂 3 の表面に露出させる。半導体素子 2 を界面のない封止樹脂 3 で封止することができる。また半導体素子 2 の発熱を金属板 4 に伝熱して、金属板 4 から封止樹脂 3 を通して放散することができると共に、金属板 4 の露出する表面から放散することができる。

【選択図】 図 1

## 認定・付加情報

特許出願の番号	特願 2003-117508
受付番号	50300670839
書類名	特許願
担当官	関 浩次 7475
作成日	平成15年 5月 1日

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

【識別番号】	000005832
【住所又は居所】	大阪府門真市大字門真1048番地
【氏名又は名称】	松下電工株式会社

## 【特許出願人】

【識別番号】	390023582
【住所又は居所】	台湾新竹縣竹東鎮中興路四段195號
【氏名又は名称】	財団法人工業技術研究院

## 【代理人】

申請人

【識別番号】	100087767
【住所又は居所】	大阪市北区梅田1丁目12番17号 梅田第一生命ビル5階 北斗特許事務所
【氏名又は名称】	西川 恵清

## 【選任した代理人】

【識別番号】	100085604
【住所又は居所】	大阪市北区梅田1丁目12番17号 梅田第一生命ビル5階 北斗特許事務所
【氏名又は名称】	森 厚夫

次頁無



特願 2 0 0 3 - 1 1 7 5 0 8

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 3 2 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 4 8 番地

氏 名

松下電工株式会社

特願 2 0 0 3 - 1 1 7 5 0 8

出 願 人 履 歷 情 報

識別番号 [ 5 9 1 0 6 6 0 6 3 ]

1. 変更年月日 1 9 9 1 年 1 0 月 7 日  
[変更理由] 識別番号の二重登録による抹消  
[統合先識別番号] 3 9 0 0 2 3 5 8 2  
住 所 台湾新竹縣竹東鎮中興路四段 1 9 5 號  
氏 名 財團法人工業技術研究院

特願 2 0 0 3 - 1 1 7 5 0 8

出 願 人 履 歴 情 報

識別番号 [ 3 9 0 0 2 3 5 8 2 ]

1. 変更年月日 1 9 9 1 年 1 0 月 7 日  
[変更理由] 識別番号の二重登録による統合  
[統合元識別番号] 5 9 1 0 6 6 0 6 3  
住 所 台湾新竹縣竹東鎮中興路四段 1 9 5 號  
氏 名 財団法人工業技術研究院